Затверджено Вченою Радою ОНУ
імені І.І. Мечникова
від “20” грудня 2016 р. № 4

Одеський національний університет імені І.І. Мечникова
Кафедра комп’ютерних систем та технологій

“ЗАТВЕРДЖУЮ”

Проректор _____

“_____” _____ 20___ р.

РОБОЧА ПРОГРАМА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

ОК 31 «Комп’ютерна схемотехніка та архітектура комп’ютерів»
(назва навчальної дисципліни)

Рівень вищої освіти _____бакалавр_____

Спеціальність _____126 – Інформаційні системи та технології_____
(код і назва спеціальності (тей)

Факультет _____математики, фізики та інформаційних технологій_____
(назва інституту, факультету)

2021

Робоча програма складена на основі навчальної програми з дисципліни «Комп'ютерна схемотехніка та архітектура комп'ютерів».

Розробники:
Шугайло Ю.Б., к. ф.-м. н., доцент
Берков Ю.М., ст. викладач

Робоча програма затверджена на засіданні кафедри комп'ютерних систем та технологій

Протокол № 1 від. "31" 08 2021 р.

Завідувач кафедри _____ (Ю.О. Гунченко)
(підпис) (прізвище та ініціали)

Схвалено навчально-методичною комісією (НМК) з ІТ факультету МФІТ

Протокол № 1 від. "6" 09 2021 р.

Голова НМК _____ (О.С. Савастру)
(підпис) (прізвище та ініціали)

Переглянуто та затверджено на засіданні кафедри _____

Протокол № ___ від. "____"_____20__ р.

Завідувач кафедри _____ (_____)
(підпис) (прізвище та ініціали)

Переглянуто та затверджено на засіданні кафедри _____

Протокол № ___ від. "____"_____20__ р.

Завідувач кафедри _____ (_____)
(підпис) (прізвище та ініціали)

1. Опис навчальної дисципліни

Найменування показників	Галузь знань, спеціальність, спеціалізація, рівень вищої освіти	Характеристика навчальної дисципліни	
		денна форма навчання	***заочна форма навчання***
Загальна кількість: кредитів – 4,5	Галузь знань **12. Інформаційні** (шифр і назва)	Нормативна / за вибором (ВНЗ/студента) *нормативна*	
годин – 135		***Рік підготовки:***	
		2-й	
змістовних модулів–2	Спеціальність **126 «Інформаційні системи та технології»** (код і назва)	***Семестр***	
		4-й	
ІНДЗ* – _____ (вид завдання)		***Лекції***	
		32 год.	год.
		Практичні, семінарські	
	Спеціалізації: _____ (назва)	год.	год.
		Лабораторні	
		32 год.	год.
	Рівень вищої освіти: **Перший**	***Самостійна робота***	
		71 год.	год.
		у т.ч. ІНДЗ*: -	год.
		Форма підсумкового контролю: *Залік*	

* – за наявності

2. Мета та завдання навчальної дисципліни

Мета Дисципліна **«Комп'ютерна схемотехніка та архітектура комп'ютерів»** є обов'язковим освітнім компонентом професійно–орієнтованого циклу для підготовки бакалавра за спеціальністю **126 «Інформаційні системи та технології»**. Метою є вивчення методів і засобів сучасної схемотехніки, особливості реалізації пристроїв в різних базисах, ознайомлення з побудовою сучасних процесорів і контролерів, їх особливостями. Студенти мають опанувати основні відомості про апаратні та програмні засоби сучасних комп'ютерів, способи подання програм і даних, про призначення, структуру й особливості функціонування окремих пристроїв комп'ютера, про організацію його роботи в цілому, а також сучасні архітектурні рішення.

Завдання Освітній компонент **Комп'ютерна схемотехніка та архітектура комп'ютерів** базовий для вивчення дисциплін пов'язаних технічною складовою обчислювальної техніки: периферійні пристрої, комп'ютерні мережі, комп'ютерні системи та ін. В процесі навчання студент має пройти ознайомлення з основами розрахунку логічних і цифрових елементів, принципами побудови типових вузлів і блоків комп'ютерів. Студенти повинні отримати базові знання щодо апаратної частини комп'ютера, його технічних характеристик і функціональних можливостей, архітектурних рішень, що сприяють підвищенню продуктивності комп'ютерів. Придбання практичних навичок з розробки програмного забезпечення на основі алгоритмічної мови Assembler із застосуванням інтегрованого середовища MASM.

Процес вивчення дисципліни спрямований на формування елементів наступних **компетентностей**:

КС 2. Здатність застосовувати стандарти в області інформаційних систем та технологій при розробці функціональних профілів, побудові та інтеграції систем, продуктів, сервісів і елементів інфраструктури організації.

КС 3. Здатність до проектування, розробки, налагодження та вдосконалення системного, комунікаційного та програмно-апаратного забезпечення інформаційних систем та технологій, Інтернету речей (IoT), комп'ютерно-інтегрованих систем та системної мережної структури, управління ними.

КС 4. Здатність проектувати, розробляти та використовувати засоби реалізації інформаційних систем, технологій та інфокомунікацій (методичні, інформаційні, алгоритмічні, технічні, програмні та інші).

Очікувані результати навчання. У результаті вивчення навчальної дисципліни студент повинен

знати: Методи і засоби сучасної схемотехніки. Базові логічні і цифрові елементи, типові вузли комбінаційних і послідовних схем. Особливості реалізації пристроїв в різних елементних базисах. Схемотехніку побудови сучасних процесорів в різних стандартах. Особливості сучасних мікропроцесорних наборів і контролерів. Структурну схему персонального комп'ютера, призначення і принципи роботи пристроїв та їх взаємодію. Організацію системи пам'яті

комп'ютера. Принципи організації системи переривань процесора. Технічні параметри і класифікацію комп'ютерів та комплексів на їх основі. Основні методи програмування мовою Асемблера та етапи створення програм.

***вміти*:** Розробляти функціональні і принципові схеми типових вузлів комп'ютера (регістра, лічильника, шифратора, дешифратора, мультиплексора, суматора, компаратора та іншого) у заданому елементному базисі, оптимізувати схемні та структурні рішення по заданій критеріальній сукупності (складності, швидкодії, надійності, відмово стійкості, тощо), Розробляти процесори (універсальні, функціонально-орієнтовані або спеціалізовані) із заданою системою команд. Розрахувати продуктивність процесора з урахуванням його тактової частоти і особливостей архітектури. Проектувати арифметичні пристрої і операційні пристрої призначені для обробки інформації поданої у вигляді двійкових кодів. Проектувати запам'ятовуючи пристрої (ЗП) з адресною, асоціативною і стековою організацією. Виконувати розробку, асемблерування й налагодження простих програм, створювати найпростіші асемблерні програми по керуванню зовнішніми пристроями.

Здобувачі ВО набувають наступні програмні результати навчання:

ПР 2. Застосовувати знання фундаментальних і природничих наук, системного аналізу та технологій моделювання, стандартних алгоритмів та дискретного аналізу при розв'язанні задач проектування і використання інформаційних систем та технологій.

ПР 4. Проводити системний аналіз об'єктів проектування та обґрунтовувати вибір структури, алгоритмів та способів передачі інформації в інформаційних системах та технологіях.

ПР 5. Аргументувати вибір програмних та технічних засобів для створення інформаційних систем та технологій на основі аналізу їх властивостей, призначення і технічних характеристик з урахуванням вимог до системи і експлуатаційних умов; мати навички налагодження та тестування програмних і технічних засобів інформаційних систем та технологій.

ПР 9. Здійснювати системний аналіз архітектури підприємства та його ІТ-інфраструктури, проводити розроблення та вдосконалення її елементної бази і структури.

ПР 18. Експлуатувати глобальні, локальні, мобільні та інші комп'ютерні мережі та будувати на їх основі розподілені інформаційні системи.

3. Зміст навчальної дисципліни

Змістовий модуль 1. Комп'ютерна схемотехніка.

Тема 1. Представлення інформації. Інформація у комп'ютерних системах. Поняття такту, послідовна, паралельне представлення інформації.

Тема 2. Базові логічні елементи. Поняття Булевого базису, основні логічні елементи і їх таблиці істинності. Закони алгебри логіки, побудова СДНФ, СКНФ. Мінімізація функцій, карти Карно. Побудова комбінаційних схем.

Тема 3. Типові комбінаційні пристрої. Дешифратори, їх опис, лінійна, каскадна, матрична схеми. Розташування дешифраторів у адресному просторі, реалізація логічних функцій. Шифратори, класичні шифратори. Мультиплексори, їх опис, побудова, застосування. Демультиплесори.

Тема 4. Постійні запам'ятовуючі пристрої (ПЗП) та програмуємі логічні матриці (ПЛМ). Типи ПЗП, та їх характеристики. Побудова блоків ПЗП зі заданими параметрами. Структура ПЛМ, застосування, етапи проектування. Побудова довільних комбінаційних схем з використанням ПЗП та ПЛМ.

Тема 5. Суматори. Однорозрядний напівсуматор, принцип дії, опис, схема. Повний однорозрядний суматор, опис, побудова, особливості функціонування.

Тема 6. Цифрові компаратори. Принципи порівняння двійкових слів. Схеми компараторів.

Тема 7. Тригери. Зворотні зв'язки в цифрових схемах. RS-тригер, принцип функціонування, схеми побудови, опис за допомогою діаграм, таблиць, графів. Синхронні тригери, принцип функціонування, схеми побудови, опис. Двоступеневі тригери. D-тригер, T-тригер, JK-тригер, їх принципи функціонування і особливості, схеми побудови, опис. Застосування тригерів.

Тема 8. Регістри. Побудова та застосування регістрів. Паралельні та послідовні регістри. Спеціальні регістри. Побудова схем на регістрах. Арифметичні операції з використанням регістрів. Регістрова пам'ять.

Тема 9. Лічильники. Асинхронні лічильники, їх принцип функціонування, побудова, опис, діаграми роботи. Синхронні лічильники, особливості функціонування, побудова. Реверсивні лічильники. Використання лічильників у комп'ютерних системах. Змінна і перебудова модуля рахунку.

Змістовий модуль 2. Архітектура комп'ютерів

Тема 10. Принципи побудови обчислювальних машин. Машина фон-Неймана. Архітектура системи команд.

Тема 11. Класифікація комп'ютерів за місцем збереження операндів: стекова, акумуляторна та регістрова архітектура. Адресність ЕОМ.

Тема 12. Організація обміном інформацією всередині комп'ютера. Організація і типи шин. Ієрархія шин. Розподіл ліній шини. Арбітраж шин. Внутрішні та зовнішні інтерфейси комп'ютера.

Тема 13. Параметри і класифікація запам'ятовуючих пристроїв (ЗП). Підсистема пам'яті комп'ютера і її складові. Характеристики пам'яті. Основна пам'ять. Кеш-пам'ять і її архітектура. Зовнішня пам'ять. Масиви магнітних дисків.

Тема 14. Системи вводу-виводу. Зовнішні пристрої. Модулі вводу-виводу. Організація вводу-виводу за допомогою переривань.

Тема 15. Мова Assembler та процеси асемблювання. Поняття машинної операції і машинної команди. Арифметичні і логічні команди. Команди передачі даних.

Тема 16. Формати і типи даних, особливості використання. Логічні команди і команди переходу. Безумовні переходи. Команда безумовного переходу. Умовні переходи. Команди умовного переходу й прапори. Організація циклів.

Тема 17. Переривання BIOS і DOS. Основи організації введення-виведення інформації. Система переривань. Переривання користувача. Робота з екраном та введення з клавіатури.

4. Структура навчальної дисципліни

Назви змістових модулів і тем	Кількість годин											
	денна форма						Заочна форма					
	усього	у тому числі					усього	у тому числі				
		л	п	лаб	інд	с.р.		л	п	лаб	інд	с.р.
1	2	3	4	5	6	7	8	9	10	11	12	13
Змістовий модуль 1. Комп'ютерна схемотехніка												
Тема 1. Представлення інформації	6	2				4						
Тема 2. Базові логічні елементи	6	2				4						
Тема 3. Типові комбінаційні пристрої	11	2		4		5						
Тема 4. Постійні запам'ятовуючі пристрої та програмуємі логічні матриці	6	2				4						
Тема 5, 6. Суматори. Цифрові компаратори	10	2		4		4						
Тема 7. Тригери.	11	2		4		5						
Тема 8. Регістри	11	2		4		5						
Тема 9. Лічильники	6	2				4						
Усього годин	**67**	**16**		**16**		**35**						
Змістовий модуль 2. Архітектура комп'ютерів												
Тема 10. Принципи	8	2		2		4						

побудови обчислювальних машин.												
Тема 11. Класифікація комп’ютерів.	8	2		2		4						
Тема12. Організація обміном інформацією всередині комп'ютера.	10	2		2		6						
Тема13. Параметри і класифікація запам’ятовуючих пристроїв	8	2		2		4						
Тема14. Системи вводу-виводу.	8	2		2		4						
Тема 15. Мова Assembler та процеси асемблювання.	8	2		2		4						
Тема 16. Формати і типи даних.	10	2		2		6						
Тема 17. Переривання BIOS і DOS.	8	2		2		4						
Усього годин	**68**	**16**		**16**		**36**						
ІНДЗ*												
Усього годин	**135**	**32**		**32**		**71**						

* – за наявності

5. Теми семінарських занять

Немає

6. Теми практичних занять

Немає

7. Теми лабораторних занять

№ з/п	Назва теми	Кількість годин

Комп'ютерна схемотехніка		
1	Пристрої побудовані з комбінаційних схем	4
2	Суматори	4
3	Тригери	4
4	Регістри	4
	Разом	16
Архітектура комп'ютерів		
1	Дослідження загальної архітектури комп'ютерів	2
2	Дослідження виконання процесором арифметичних команд (на прикладі учбової машини УМ-3).	2
3	Дослідження виконання процесором команд, зв'язаних з безумовними та умовними переходами (на прикладі учбової машини УМ-3).	2
4	Дослідження виконання процесором команд, зв'язаних з циклічними обчислюваннями (на прикладі учбової машини УМ-3).	2
5	Дослідження та аналіз продуктивності (моніторинг) пристроїв комп'ютера	2
6	Процеси асемблювання. Компонування, виконання, трасування програми. Робота з відладчиком.	2
7	Програмування задач з розгалуженням та циклами.	2
8	Створення програм з керуванням введення з клавіатури і виведення на екран засобами переривань MS DOS і BIOS.	2
	Разом	16
	Усього лабораторних	32

8. Самостійна робота

№ з/п	Назва теми/ види завдань	Кількість годин
Комп'ютерна схемотехніка		
1	Тема 1. Представлення інформації	4
2	Тема 2. Базові логічні елементи	4
3	Тема 3. Типові комбінаційні пристрої	5
4	Тема 4. Постійні запам'ятовуючі пристрої та програмуємі логічні матриці	4
5	Тема 5, 6. Суматори. Цифрові компаратори	4
6	Тема 7. Тригери.	5
7	Тема 8. Регістри	5
8	Тема 9. Лічильники	4
	Разом	35
Архітектура комп'ютерів		
9	Тема 10. Принципи побудови обчислювальних машин.	4
10	Тема 11. Класифікація комп'ютерів.	4

11	Тема12. Організація обміном інформацією всередині комп'ютера.	6
12	Тема13. Параметри і класифікація запам’ятовуючих пристроїв	4
13	Тема14. Системи вводу-виводу.	4
14	Тема 15. Мова Assembler та процеси асемблювання.	4
15	Тема 16. Формати і типи даних.	6
16	Тема 17. Переривання BIOS і DOS.	4
	Разом	36
	Усього	71

До самостійної роботи відноситься:
[1] – підготовка до лекцій, практичних, семінарських, лабораторних занять;
[2] – написання рефератів, есе;
[3] – виконання індивідуальних завдань.

9. Індивідуальне навчально-дослідне завдання

Немає

10. Методи навчання

1. Лекція (лекція-доповідь, лекція-бесіда, лекція-дискусія). В ході лекцій за характером логіки пізнання впроваджуються аналітичний, синтетичний, індуктивний та дедуктивний методи. За рівнем самостійної розумової діяльності – проблемний вклад та частково-пошуковий метод.
2. Практичні заняття, які включають практичні розрахункові завдання з ціллю нагадати, покращати розуміння, сформувати навички щодо матеріалу який викладається.
3. Лабораторні заняття, які включають експериментальні завдання на симулційному програмному забезпеченні, або експериментальному стенді. Мають за мету сформувати у студентів практичні навики щодо проведення експериментальної роботи.

11. Методи контролю

Поточний та підсумковий контроль. Усне опитування, доповіді та реферати, участь у дискусіях та обговореннях, творчі завдання, тестовий контроль.

12. Питання для підсумкового контролю
Комп'ютерна схемотехніка

1. Форма представлення інформації. Аналогові, дискретні й цифрові сигнали. Послідовна, паралельна, паралельно-послідовна вистава інформації.
2. Представлення даних. Системи числення. Використовувані в обчислювальній техніці системи числення (2-я, 8-я, 10-я, 16-я двійково-десяткова). Переклад чисел з однієї системи в іншу.
3. Логічний апарат, що описує дію дискретних пристроїв. Перемикальна функція, способи її завдання.
4. Базові логічні елементи. Повторювач (буфер). Інвертор. Кон'юнктор. Диз'юнктор. Позначення. Властивості, таблиця істинності.
5. Базові логічні елементи. Елемент Шефера. Елемент Пірса. Позначення. Властивості, таблиця істинності.
6. Базові логічні елементи. Еквівалентність та Нерівнозначність (сума по модулю 2) Позначення. Властивості, таблиця істинності.
7. Функціонально повний логічний базис.
8. Основні закони та тотожності алгебри логіки. Закон подвійності (інверсії) або правило де Моргана.
9. Представлення перемикальних функцій. ДНФ і КНФ. Перехід до СДНФ і СКНФ.
10. Шифратори. Призначення. Позначення. Логічна схема. Пріоритетні шифратори. Призначення. Позначення. Логічна схема.
11. Дешифратори. Призначення. Позначення. Логічна схема. Лінійні дешифратори. Призначення. Позначення. Логічна схема. Пірамідальні (східчасті). Призначення. Позначення. Логічна схема. Матричні дешифратори. Призначення. Позначення. Логічна схема.
12. Мультиплексори. Призначення. Позначення. Логічна схема. Демультиплексоры. Призначення. Позначення. Логічна схема.
13. Постійні запам'ятовувальні пристрої (ПЗУ). Характеристики й різновиду. Структурна схема. Таблиця станів. Карта прошивки.
14. Двійкові суматори. Загальні характеристики й класифікація. Логічна схема однорозрядного суматора, напівсуматора. Паралельний і послідовний багаторазрядный суматор.
15. Тригери. RS-Тригер, принцип функціонування, схеми побудови, опис за допомогою діаграм, таблиць.
16. Тригери. D-Тригер, принцип функціонування, схеми побудови, опис за допомогою діаграм, таблиць.
17. Тригери. T-Тригер, принцип функціонування, схеми побудови, опис за допомогою діаграм, таблиць.
18. Тригери. Jk-Тригер, принцип функціонування, схеми побудови, опис за допомогою діаграм, таблиць.
19. Регістри. Принцип функціонування, схеми побудови, опис. Паралельні й послідовні регістри.
20. Лічильники. Принцип функціонування, схеми побудови, опис. Синхронні й асинхронні лічильники.

Архітектура комп’ютерів

1. Архітектура фон-Неймана.
2. Класифікація по составу й складності команд
3. Класифікація по місцю зберігання операндів.
4. Стекова архітектура Акумуляторна архітектура. Регістрова архітектура.
5. Адресність ЕОМ. 3-х, 2-х 1-але адресні машини.
6. Організація шин і типи шин
7. Характеристики систем пам'яті
8. Оперативні запам'ятовувальні пристрої
9. Кеш-Пам'ять. Однорівнева й багаторівнева кеш - пам'ять
10. Масиви магнітних дисків з надлишковістю
11. Класифікація регістрів процесора по призначенню?
12. Що називається стеком? Який принцип роботи стека?
13. Яка структура регістру прапорів? За яких умов встановлюються прапори ZF, CF, SF, OF, PF?
14. Які особливості файлу, що виконується, типу .EXE?
15. Які дії виконуються при використанні команд безумовного переходу?
16. Які дії виконуються при використанні команд умовного переходу?
17. Які внутрішні типи даних описують речовинні числа?
18. Які внутрішні типи даних описують цілі числа?
19. Що таке множинна ініціалізація?
20. Які прапори змінюються при використанні команд зсувів? Чим відрізняється логічний і арифметичний зсуви? Які команди виконують логічний і арифметичний зсуви?

13. Розподіл балів, які отримують студенти

Поточний контроль				ЗАЛІК	Сума балів
Комп’ютерна схемотехніка	Архітектура	Лабораторні по Комп.Схемотех.	Лабораторні по архітектурі комп’ютерів		
10	10	25	25	30	100

Шкала оцінювання: національна та ECTS

Сума балів за всі види навчальної діяльності	Оцінка ECTS	Оцінка за національною шкалою	
		для екзамену, курсового проекту (роботи), практики	для заліку
90 – 100	**A**	відмінно	зараховано
85-89	**B**	добре	
75-84	**C**		
70-74	**D**	задовільно	
60-69	**E**		
35-59	**FX**	незадовільно з можливістю повторного складання	не зараховано з можливістю повторного складання
0-34	**F**	незадовільно з обов’язковим повторним вивченням дисципліни	не зараховано з обов’язковим повторним вивченням дисципліни

13. Методичне забезпечення

1. Конспект лекцій.
2. Берков Ю.М., Левченко А.О., Шугайло Ю.Б., Якимчук В.І. «Програмування в середовищі MS MASM» Частина 1. Режим доступу: http://computer-science.onu.edu.ua/Методички%20MASM_1_.pdf

14. Рекомендована література

Основна

1. Бойко В.І., Жуйков В.Я., Зорі А.А., Багрій В.В., Богдан О.В., Співак В.М., Терещенко Т.О. Цифрова схемотехніка електронних систем: підручник. – К.: Освіта україни, 2010. – 352 с.
2. Рябенький В.М., Жуйков В.Я., Гулий В.Д. Цифрова схемотехніка: Навч. Посібник. – Львів: «Новий Світ 2000», 2009. – 736 с.
3. Бабич М. П., Жуков І. А. Комп'ютерна схемотехніка: Навчальний посібник. – К.: "МК-Прес", 2004. – 412 с.
4. J.F.Groote, R.Morel, J.Schmaltz, A.Watkins Logic Gates, Circuits, Processors, Compilers and Computers /Springer, 2021. – 259 p.
5. Jonathan Bartlett Learn to Program with Assembly: Foundational Learning for New Programmers /Apress, 2021. – 324 p.
6. John F. Wakerly Digital design: Principles and Practices /Pearson, 2018. – 912 p.
7. Ata Elahi Computer Systems: Digital Design, Fundamentals of Computer Architecture and Assembly Language /Springer International Publishing, 2018. –269 p.
8. Шустов М.А. Цифровая схемотехника. Основы построения. – СПб.: Наука и Техника, 2018. – 320с.

9. Шустов М.А. Цифровая схемотехника. Практика применения. - СПб.: Наука и Техника, 2018. – 432 с.
10. Neal S. Widmer, Gregory L. Moss, Ronald J. Tocci Digital Systems: Principles and Applications, 12th Edition /Pearson, 2017. – 1025 p.
11. Tertulien Ndjountche Digital Electronics. Volume 1: Combinational Logic Circuits /Wiley 2016. – 279 p.
12. Tertulien Ndjountche Digital Electronics. Volume 2: Sequential and Arithmetic Logic Circuits /Wiley 2016. – 328 p.
13. Thomas L. Floyd Digital Fundamentals /Pearson Education Limited, 2015. – 953 p.
14. Andrew S. Tanenbaum, Todd Austin Structured Computer Organization /Pearson, 2012. – 801 p.
15. Вычислительные машины, системы, сети и телекоммуникации. : учебное пособие / А.П. Пятибратов, Л.П. Гудыно, А.А. Кириченко; под ред. А.П. Пятибратова. – М.: Knorus, 2013 – 376 с.
16. Пухальский Г. И., Новосельцева Т. Я. Проектирование цифровых устройств: Учебное пособие. — СПб.: Издательство «Лань», 2012. — 896 с.
17. С.А. Орлов, Б.Я. Цилькер Организация ЭВМ и систем : Учебник для вузов. – 2-е изд. - СПб.: Питер, 2011. – 688 с.
18. Микушин А.В. Цифровые устройства и микропроцессоры: учеб.пособие. – СПб.: БХВ-Петербург. 2010. – 832 с.
19. Лехин С.Н. Схемотехника ЭВМ. . – СПб.: БХВ-Петербург. 2010. – 672 с.
20. Бойт К. Цифровая электроника. – М.: Техносфера, 2007. – 472 с.
21. Юров В.И. Assembler. СПб.: Питер, 2006. – 636 с.
22. Ирвин К. Язык ассемблера для процессоров Intel, М.: 2005. - 912 с.
23. Mi Lu Arithmetic and logic in computer systems /Wiley-Interscience, 2004. –269 p.
24. Уилкинсон Б. Основи проектирования цифровых схем. Пер. с англ. – М.: Издательский дом «Вильямс», 2004. – 320 с.
25. Абель П. Ассемблер: Язык и программирование для IBM PC. Киев:Век+, 2003. – 734 с.
26. Бройдо В. Л. Вычислительные системы, сети и телекоммуникации – СПб.: Изд. "Питер", 2002. – 688 с.

Додаткова

1. Гунченко Ю., Уханова О., Берков Ю., Шворов С. Трійкові логічні та арифметичні пристрої на основі багатопорогового елемента багатозначної логіки / Праці III Міжнародної конференції «Комп’ютерна алгебра та інформаційні технології» CAIT-Odessa-2018. Одеса, 2018. – С. 88 – 90.
2. Levchenko A.O., Berkov Y.M., Holovko O.V. ERRORS OF ARITHMETIC OPERATIONS WITH BINARY NUMBERS REPRESENTED AS ARRIVALS FOR FORECASTING SYSTEM / International scientific-practical conference “MODERN SCIENTIFIC IDEA ‘2020”, Belarus, October 7-8 2020
3. Yurii, O, Gunchenko , Larysa, Y, Martynovych, Vitaliy Mezhuyev, Yurii, B, Shugailo, Yurii, M, Bercov, Design of a ternary RS-trigger, 2021 7th International

Conference on Computer Technology Applications ICCTA 2021 July 13-15, 2021 | Vienna, Austria
4. Мартинюк О. М., Шугайло Ю. Б., Дрозд О.В. Використання природної інформаційної надмірності для робочого діагностування пристроїв піднесення в ступінь //Холодильна техніка і технологія. – 2008. – № 4. – С. 93 – 94.
5. Ю.Ю. Суліма, Ю.Б. Шугайло, О.В. Дрозд “ Аналіз ризиків при тестовому діагностуванні цифрових компонентів систем критичного застосування ” // Холодильна техніка і технологія. – 2011. – № 1. – С. 77 – 79.
6. Гейко А.С., Шугайло Ю.Б. Програмне забезпечення для інформаційних систем на мікроконтролері //Тези доповідей на вісімнадцяту Всеукраїнську конференцію студентів і молодих науковців «ІНФОРМАТИКА, ІНФОРМАЦІЙНІ СИСТЕМИ ТА ТЕХНОЛОГІЇ». Одеса: ПНПУ імені К. Д. Ушинського, ОНУ імені І. І. Мечникова, 2021, с.60.
7. Харитонов М.О., Шугайло Ю.Б. Індивідуальна мобільна інформаційна система на мікроконтролері //Тези доповідей на вісімнадцяту Всеукраїнську конференцію студентів і молодих науковців «ІНФОРМАТИКА, ІНФОРМАЦІЙНІ СИСТЕМИ ТА ТЕХНОЛОГІЇ». Одеса: ПНПУ імені К. Д. Ушинського, ОНУ імені І. І. Мечникова, 2021, с.140.
8. Черненко І.М., Івон О.І. Основи комп’ютерної електроніки. Електронні елементи та вузли комп’ютерів. – Дніпропетровськ: Літограф, 2009. – 437 с.
9. Мілих В.І., Шавьолкін О.О. Електротехніка, електроніка та мікропроцесорна техніка: Підручник. За ред. В.І.Мілих. 2-е вид. – К.: Каравелла. 2008. – 688 с.
10. Кривуля Г.Ф., Рябенький В.М., Буряк В.С. Схемотехніка: Навч.посібник. – Харків: ТОВ «Компанія СМІТ», 2007. – 250 с.
11. Пильщиков В.Н. Программирование на языке ассемблера IBM PC. – М.: "Диалог МИФИ ",2005. – 288 с.
12. Матюшкина-Герке О. А. Основы архитектуры компьютера. Учеб пособие. СПб.: ЛГУ им. А.С. Пушкина, 2004. – 52 с.
13. Айден К., Фибельман Х., Крамер М. Аппаратные средства. – СПб.: BHV, 1996. – 544 с.
14. Шнайдер А. Язык Ассемблера для персонального компьютера фирмы IBM: Пер. с англ. – М.: Мир, 1998. – 406 с.
15. Скэнлон Л. Персональные ЭВМ IBM и XT. Программирование на языке Асемблер. Пер. с англ.- М.: Радио и связь. 1989. – 327с.

15. Електронні інформаційні ресурси

1. http://electronic.com.ua
2. https://cxem.net
3. http://radiomaster.com.ua
4. https://all-audio.pro
5. http://electronic.vladbazar.com/

6. http://stackoverflow.com
7. http://www.circuitstoday.com/
8. Журнал "Информационные технологии. Аналитические материалы". – http://it.ridne.net
9. Центр информационных технологий. – http://www.citmgu.ru